

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-176918  
(43)Date of publication of application : 29.06.2001

(51)Int.Cl. H01L 21/60  
G02F 1/1345

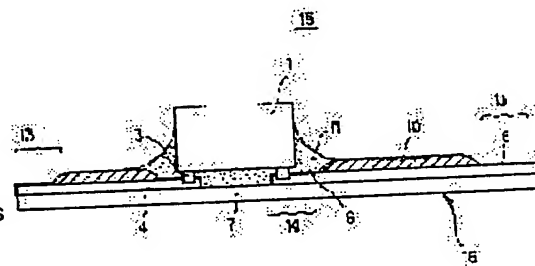
(21)Application number : 11-361633 (71)Applicant : SHARP CORP  
(22)Date of filing : 20.12.1999 (72)Inventor : IWANE TOMOHIKO  
TOYOSAWA KENJI

(54) TAPE CARRIER-TYPE SEMICONDUCTOR DEVICE, ITS MANUFACTURING METHOD AND LIQUID CRYSTAL MODULE USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent a wiring pattern from being hollowed without the increase of cost even if an outer connection terminal part is gold-plated.

SOLUTION: The wiring pattern 4 of a tape carrier 16 in COF 15 gold-plates 6 a part which is not filmed by solder resist 10. The inner lead 14 of the tape carrier 16 and the gold bump 3 of the electrode 2 of a semiconductor element 1 are heated and pressurized. Gold and gold are press-contacted and joined. The inner lead 14 is penetrated into the gold bump 3 so as to join them.



## LEGAL STATUS

[Date of request for examination] 18.01.2002  
[Date of sending the examiner's decision of rejection] 05.08.2003  
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number] 3494940  
[Date of registration] 21.11.2003  
[Number of appeal against examiner's decision of rejection] 2003-17242  
[Date of requesting appeal against examiner's decision of rejection] 04.09.2003  
[Date of extinction of right]



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2001-176918  
(P2001-176918A)

(43) 公開日 平成13年6月29日 (2001.6.29)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テ-マ-ト (参考)
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60	3 1 1 R 2 H 0 9 2
G 0 2 F 1/1345		G 0 2 F 1/1345	5 F 0 4 4

審査請求 未請求 請求項の数 8 O L (全 5 頁)

(21) 出願番号 特願平11-361633

(22) 出願日 平成11年12月20日 (1999. 12. 20)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 岩根 知彦

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(72) 発明者 豊沢 健司

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(74) 代理人 100112335

弁理士 藤本 英介

F タ-ム (参考) 2H092 GA51 NA15 NA27 PA06

5F044 MM03 MM23 MM25 NN07 QQ03

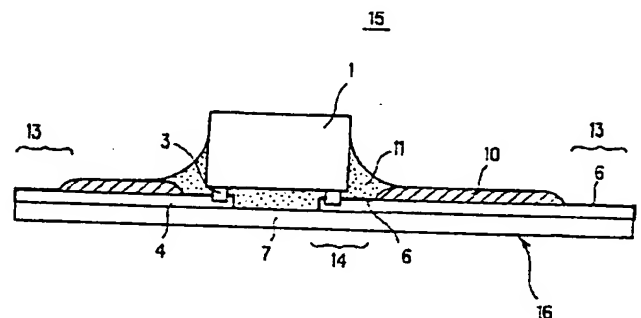
RR18

(54) 【発明の名称】 テープキャリア型半導体装置、その製造方法及びそれを用いた液晶モジュール

(57) 【要約】

【課題】 外部接続端子部を金メッキ処理しても価格アップにならず、また配線パターンへのえぐれを防止できて信頼性を高くする。

【解決手段】 COF 15におけるテープキャリア 16の配線パターン 4が、溶剤レジスト 10で被覆されていない部分を金メッキ 6する。そして、テープキャリア 16のインナーリード 14と半導体素子 1の電極 2の金バンプ 3とを加熱加圧し、金と金の圧着接合をし、金バンプ 3にインナーリード 14を食い込ませて接合する。



(2)

## 【特許請求の範囲】

【請求項1】 表面に接合用のバンパが形成された半導体素子と、テープ基材に接合用のインナーリードを含む配線パターンを形成したテープキャリアとからなり、前記バンパと前記インナーリードとの接合状態で半導体素子表面がテープ基材により全面的に覆われたテープキャリア型半導体装置において、

前記バンパは金バンパからなり、前記インナーリードは金メッキが施され、熱圧着により前記金バンパに前記インナーリードを食い込ませて接合することを特徴とするテープキャリア型半導体装置。

【請求項2】 前記インナーリードは、銅配線上に下地ニッケルメッキと金メッキがこの順に形成されていることを特徴とする請求項1に記載のテープキャリア型半導体装置。

【請求項3】 前記ニッケルメッキの厚さは0.1～1.0 $\mu$ m、前記金メッキの厚さは0.05～3.0 $\mu$ mであることを特徴とする請求項2に記載のテープキャリア型半導体装置。

【請求項4】 テープキャリア上の一部にソルダーレジストが形成され、そのソルダーレジストに被覆されていない配線パターンが金メッキされていることを特徴とする請求項1～4のいずれかに記載のテープキャリア型半導体装置。

【請求項5】 前記半導体素子と前記テープキャリアの接合部は、半導体素子とテープキャリア間に樹脂を注入して封止されていることを特徴とする請求項1～4のいずれかに記載のテープキャリア型半導体装置。

【請求項6】 前記インナーリードの幅を、前記金バンパと熱圧着して接触する部分で10～35 $\mu$ mにしたことを特徴とする請求項1～5のいずれかに記載のテープキャリア型半導体装置。

【請求項7】 請求項6記載のテープキャリア型半導体装置の製造方法において、前記金バンパと前記インナーリードの接合部に対し、温度が400～450℃、圧力が半導体素子表面の垂直方向に0.1～0.3N/バンパ、圧着時間が1～3秒の条件で、半導体素子裏面から加熱し、テープキャリア裏面から加圧して接合することを特徴とするテープキャリア型半導体装置の製造方法。

【請求項8】 請求項1～6に記載のテープキャリア型半導体装置が接続されたことを特徴とする液晶モジュール。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、テープキャリアにバンパを形成した半導体素子を接合搭載したテープキャリア型半導体装置、その製造方法及びそれを用いた液晶モジュールに関するものであり、特に、接合された半導体素子表面がテープ基材で覆われた構造のテープキャリア型半導体装置に関するものである。

2

## 【0002】

【従来の技術】 従来、テープ状のフレキシブル配線基板（テープキャリア）上に半導体素子が接合・搭載されたCOF（Chip On Film）と呼ばれる半導体装置がある。図3は従来のCOFの構成を示す断面図であり、以下にCOFの構成について説明する。

【0003】 COF25は、上述のように半導体素子1をテープキャリア26に接合搭載した構成である。半導体素子1の表面には、金バンパ3が形成されている。テープキャリア26は、ポリイミド等のテープ基材7上に銅からなる配線パターン4が形成されている。またテープ基材7及び配線パターン4上の一部には、ソルダーレジスト10が形成されている。配線パターン4は、半導体素子1の金バンパ3と接合するインナーリード14と外部接続端子（アウターリード）13、部品搭載用のパターン等がある。ソルダーレジスト10により被覆されていない露出部分のインナーリード14には錫メッキ8が施され、部品搭載パターンと外部接続端子13には金メッキ6が施されている。

【0004】 図4は、半導体素子1とテープキャリア26との接合部分を示す拡大断面図である。図4に示すように、金バンパ3は半導体素子1の電極2上に形成されている。インナーリード14の錫メッキ8と金バンパ3が共晶合金9を生じて接合されている。このバンパ3とインナーリード14との接合状態で半導体素子1の表面がテープ基材7により全面的に覆われている。そして、半導体素子1とテープキャリア26の接合部分は樹脂11により封止されている。

【0005】 COF25の製造においては、長尺のテープキャリア26上に、テープ方向に対して同一方向に半導体素子1を等間隔に実装している。この時の実装方法は、図4に示すようにテープキャリア7の配線パターン4上の錫メッキ8と半導体素子1の電極の金バンパ3に、半導体素子1の裏面（バンパ形成面の反対面）から加熱し、且つテープキャリア16の配線パターン4の裏面から加圧し、上述のように、金－錫の共晶合金9の形成により接合している。

【0006】 外部接続端子13への実装は、主にACF（Anisotropic Conductive Film異方導電性接着剤）を介して熱圧着接合、もしくは、半田付け接合方式を行っていた。ユーザーからのコネクター接続の金メッキ仕様の要求には、外部接続端子部のみ後で金メッキする2色メッキより対応していた。2色メッキのテープキャリア作製方法は、銅箔付きテープキャリアをエッチング加工し配線パターンを形成、ソルダーレジスト塗布した後、錫メッキ処理をする。配線パターン保護用のマスクで半導体素子1と接合される部分の配線パターン4（インナーリード14）を被覆し、露出している部分の錫メッキ8を除去する。錫メッキ8除去後、その部分を金メッキ処理する。メッキ処理後、配線パターン保護用のマスク

3

を除去、検査・出荷している。

#### 【0007】

【発明が解決しようとする課題】COF25のテープキャリア仕様については、ユーザー要望によりカスタム対応している状況にある。COF25の使用用途は、現在では主に携帯電話に搭載されることが多く、外部接続端子の接続方式はACF接合方式、半田接合方式に変わり、バネコネクター又はゴムコネクター等による接触型の接合方式の要望も増えている。この時、配線パターン4の外部接続端子部13が錫メッキ仕様では、コンタクト性が問題となる為、金メッキ仕様が要望される。この様な要望に対応する為に、従来までの接合方法であるテープキャリア配線パターン4上の錫メッキ8と、半導体素子1の電極2上の金バンプ3とを金-錫の共晶合金形成により接合する技術を使い、コネクター接合される外部接続端子部13のみを金メッキするという2色メッキによる方式で対応していた。しかしながら、この方法では製造工程が3～5割増え価格アップに繋がる為、有効な手法ではない。

【0008】また、COF25のテープキャリア26における配線パターン4上の錫メッキ処理ではパターン断線の問題も起きている。その要因は、銅箔付きテープキャリア26をエッチング加工し配線パターン4を形成した後、接続部以外の配線パターン4をソルダーレジスト10で被覆し、露出パターンを錫メッキ8により処理している。この時図5に示すように、ソルダーレジスト10を被覆後、錫メッキ処理すると配線パターン4上のレジスト10被覆の際の箇所で、配線パターン4のえぐれ12（置換メッキ過多により配線パターン4が細る現象）が発生する。この現象は信頼性に大きく影響し、温度サイクル試験では数十サイクルで断線に至る不良が発生している。パターン配線4を太らせる事によっても対策可能だが、COF25のテープ面積が大きくなり価格もアップしてしまう為、根本的な解決には至らない。

【0009】本発明は、外部接続端子部を金メッキ処理しても価格アップにならず、また配線パターンのえぐれを防止できて信頼性が高いテープキャリア型半導体装置、その製造方法及びそれを用いた液晶モジュールを提供することを目的とする。

#### 【0010】

【課題を解決するための手段】本発明は、表面に接合用のバンプが形成された半導体素子と、テープ基材に接合用のインナーリードを含む配線パターンを形成したテープキャリアとからなり、前記バンプと前記インナーリードとの接合状態で半導体素子表面がテープ基材により全面的に覆われたテープキャリア型半導体装置である。そして、前記バンプは金バンプからなり、前記インナーリードは金メッキが施され、熱圧着により前記金バンプに前記インナーリードを食い込ませて接合することを特徴とする。

(3)

4

【0011】また、本発明は、前記インナーリードが、銅配線に下地ニッケルメッキと金メッキがこの順に形成され、さらに、前記ニッケルメッキの厚さは0.1～1.0 $\mu$ m、前記金メッキの厚さは0.05～3.0 $\mu$ mであることが望ましい。

【0012】また、本発明は、テープキャリア上の一部にソルダーレジストが形成され、そのソルダーレジストに被覆されていない配線パターンが金メッキされていることを特徴とする。

10 【0013】また、本発明は、前記半導体素子と前記テープキャリアの接合部が、半導体素子とテープキャリア間に樹脂を注入して封止されていることを特徴とする。

【0014】また、本発明は、前記インナーリードの幅を、前記金バンプと熱圧着して接触する部分で10～35 $\mu$ mにした事を特徴とする。さらに、このテープキャリア型半導体装置の製造方法においては、前記金バンプと前記インナーリードの接合部に対し、温度が400～450℃、圧力が半導体素子表面の垂直方向に0.1～0.3N/バンプ、圧着時間が1～3秒の条件で、半導体素子裏面から加熱し、テープキャリア裏面から加圧して接合するのが望ましい。

20 【0015】また、本発明は、上記テープキャリア型半導体装置が接続されたことを特徴とする液晶モジュールである。

【0016】上述したように、用途に応じて様々な仕様要求されるCOFだが、外部接続端子の金メッキ仕様の要望に対応する為に、銅箔付きテープキャリアをエッチング加工し配線パターンを形成、ソルダーレジスト塗布した後、ソルダーレジストが形成されていない部分であるインナーリード、アウターリード、部品搭載部に全面金メッキ処理をする。外部接続端子は全面金メッキによってコネクターとの接触ができ、半導体素子の電極とテープキャリアの配線パターンとをテープキャリア上からヒートツールにより加熱加圧し、電極の金バンプと配線パターンの金メッキとを熱圧着接合した。この時熱圧着しなければならないので、加熱はテープキャリア側からは避け、半導体素子裏面（バンプ形成面の反対面）から加熱する。また、接合部はインナーリード幅を細くして金バンプにインナーリードを食い込ませるようにした。30 このように、従来までの金-錫共晶合金接合の加熱加圧条件を変更することにより金-金での接合を可能とした。

#### 【0017】

【発明の実施の形態】以下、発明の実施の形態について、図面を参照しながら説明する。

【0018】図1は、本発明に係るテープキャリア型半導体装置の構成を示す断面図であり、図2は、半導体素子とテープキャリアの接合部を示す拡大断面図である。図1及び図2において、図3及び図4の構成と同一部分には同一符号を付す。

50

(4)

5

【0019】COF15が、従来と異なるのは、ソルダーレジスト10で被覆されていないテープキャリア16の配線パターン4が金メッキ6されていることである。そのため、テープキャリア16のインナーリード14と半導体素子1の電極2の金バンパ3とを加熱加圧し、金と金の圧着接合をし、金バンパ3にインナーリード14を食い込ませて接合することになる。

【0020】以下、各部について詳しく説明する。COFに使われるテープキャリア7は、ポリイミド系の厚さが12.5 $\mu$ mから75 $\mu$ mの絶縁材料上に、接着剤を介さずに、9 $\mu$ mから18 $\mu$ mの銅箔パターン4が形成されている（ポリイミド基材が75 $\mu$ mの場合は、半導体チップの接続温度を高くする必要がある）。銅箔パターンには厚さが0.1~1.0 $\mu$ mのニッケルメッキ5が、ニッケルメッキ5上には厚さが0.05~3.0 $\mu$ mの金メッキ6（金メッキ厚はフラッシュ金メッキとして0.05 $\mu$ mでも接続可能であった）が施されている。このような厚さにしたのは、金メッキ厚が、0.05 $\mu$ m未満では接合不良を起こし、3 $\mu$ mを越えるとコストが高くなり過ぎる問題があるからである。金メッキ6下にニッケルメッキ5を設けている理由は、金と銅の金属間の相互拡散を防ぐためである。

【0021】半導体素子1の外部引出し電極2にはバンパ3と呼ばれる金の突起電極（バンパ3）が形成されている。半導体素子のバンパ3がテープキャリア16のパターン面と相対するようにそれぞれを位置合わせし、半導体素子裏面から温度400~450℃で加熱し、テープキャリア裏面から圧力が半導体素子表面の垂直方向に0.1~0.3N/バンパで、圧着時間が1~3秒の条件で、加圧して接合する。温度400~450℃は半導体素子裏面から加熱するツールの温度であり、インナーリード14の温度は、この温度より20~50℃程度下がる。また、加熱ツールを常時加熱とすると圧着時間は1秒程度でよいが、加熱ツールがパルスツールの場合は、温度上昇に時間がかかるため、2~3秒必要となる。

【0022】この場合、インナーリード14の幅を10~25 $\mu$ mにしている。これ以上の幅だと金バンパ3へのインナーリード14の食い込みが不十分であり、10 $\mu$ m以下は加工精度の点及び細すぎるのは折れ曲がりやすくなり食い込ませにくくなる。金バンパ3へのインナーリード14の食い込み量は、1~7 $\mu$ mとなるようにボンディングする。

【0023】図1に示すように、バンパ3とテープキャリアのインナーリード14が接続後、半導体素子1とテープキャリア16に出来る隙間には、半導体素子1とテープキャリア16の接合後にアンダーフィル樹脂11が注入されて封止され、耐湿性及び機械的な強度向上を図っている。

【0024】テープキャリア16の外部接続端子13以

6

外の部分はソルダーレジスト10と呼ばれる絶縁性材料が塗布され、導電性異物が直接パターン上に乗ることを防ぐ役目をする。また、こうして完成したCOF15は、テープキャリア16から打ち抜かれた後、テープキャリア16の外部接続端子13は、液晶パネルとACF接続され、液晶モジュールが形成される。

【0025】このように、2色メッキテープを使用せず、一括で全面金メッキ処理されたテープキャリアを使用できるので、テープキャリアの工程削減により大幅なコストダウンと納期短縮を行うCOF半導体装置の製造が可能となる。また、錫メッキ処理から金メッキ処理に変わる事により、配線パターン上レジスト被覆の際の箇所配線パターンえぐれ発生が無くなり、特に50 $\mu$ m程度のファインピッチ品にて温度サイクル試験での断線不具合の発生が無くなり、品質信頼性の向上が確認できた。さらに、金メッキ仕様は錫メッキ仕様と比べ、ACF接合強度もアップするという現象も確認されている。

【0026】

【発明の効果】本発明のCOFによれば、半導体素子とテープキャリアのインナーリードとの接合を金-金で行うので、一括で全面金メッキ処理されたテープキャリアを使用でき、テープキャリアの工程削減により大幅なコストダウンと納期短縮を行うことができる。また、錫メッキ処理から金メッキ処理に変わる事により、配線パターン上レジスト被覆の際の箇所配線パターンえぐれ発生が無くなり、ファインピッチ品においても品質信頼性の向上が図れる。

【図面の簡単な説明】

【図1】本発明に係るテープキャリア型半導体装置（COF）の構成を示す断面図である。

【図2】本発明のCOFにおける半導体素子とテープキャリアの接合部を示す拡大断面図である。

【図3】従来のCOFの構成を示す断面図である。

【図4】従来のCOFにおける半導体素子とテープキャリアの接合部を示す拡大断面図である。

【図5】配線パターンのえぐれ状態を示す断面図である。

【符号の説明】

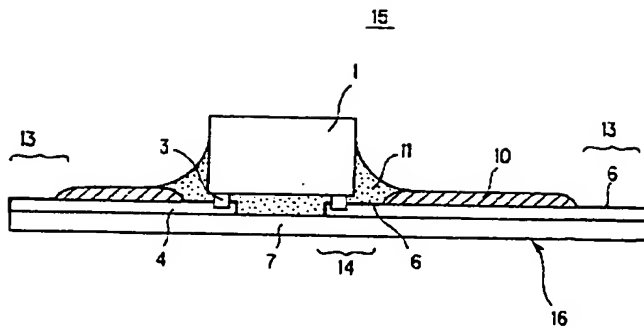
- 1 半導体素子
- 2 半導体素子の電極
- 3 突起電極（金バンパ）
- 4 配線パターン（銅パターン）
- 5 ニッケルメッキ
- 6 金メッキ
- 7 テープキャリア
- 8 錫メッキ
- 9 金-錫共晶合金
- 10 ソルダーレジスト
- 11 樹脂
- 12 錫メッキ後のパターンえぐれ

(5)

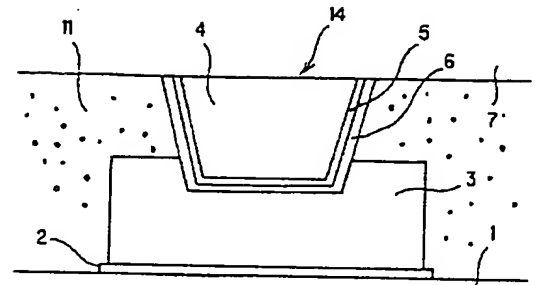
13 外部接続端子

14 インナーリード

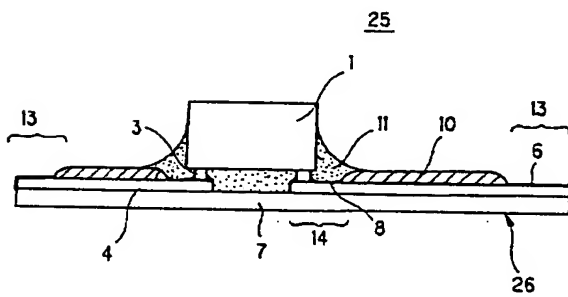
【図1】



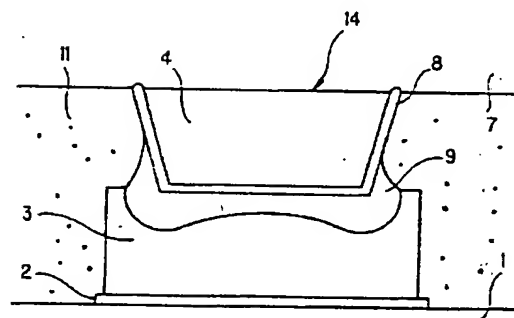
【図2】



【図3】



【図4】



【図5】

